

修士論文の和文要旨

大学院	電気通信学研究科	博士前期課程	情報通信工学	専攻
氏名	竹田 有美子		学籍番号	0330032
論文題目	DA 変換器の高性能化を目的としたビット列の最適化			
要 旨				
<p>1 ビット DA 変換器に導入された技術の 1 つに $\Delta\Sigma$ 変調方式がある。この変調方式は、1 ビットで量子化を行い、オーバーサンプリングとノイズシェーピングの 2 つの技術を用いて、低周波数領域の量子化雑音を減少させる。ノイズシェーピングには、指標として次数というものがあり、次数を上げると、量子化雑音に与えられる特性がより急なものになるため、可聴帯域の量子化雑音を減少させる効果が強くなる。しかし $\Delta\Sigma$ 変調回路は、2 次以下の構成では安定に動作するが、3 次以上の構成では負帰還によって発振が起こるため、その動作が不安定となることが知られている。</p> <p>そこで、高次 $\Delta\Sigma$ 変調方式を用いず、低次 $\Delta\Sigma$ 変調と 1 ビット列の要素 0, 1 の操作を行うことを組み合わせた手法が提案された。この手法では、ビットパターンの全検索によるビット列の最適化を行う。具体的には、$\Delta\Sigma$ 変調後のビット列に対してビット列の置換を行い、原信号との平均二乗誤差が最小となるものを最適解とする。最適化処理により、原信号との平均二乗誤差を減少させ、高次 $\Delta\Sigma$ 変調方式を用いずに、DA 変換器の性能を向上させることができた。しかし、性能を上げると検索するビットパターン数が増加するため、計算時間が大きくなってしまう。</p> <p>本研究では、ビット列の最適化処理に要する計算時間の削減を目標として、従来の最適化処理の改善を行う。改善点を探すため、ビットパターンの置換・評価方法について検討を行った。最適化処理において、ビット列が書き換えられる様子を調べ、そこから得られた傾向をもとに置換方法の改善策を考えることとした。ビットパターンの置換やビットの書き換えについての実験を行った結果、ビットの書き換えには、決まった傾向があることがわかった。その傾向を利用して、従来の置換方法に新たなルールを導入する。そして、改善した置換方法を組み込んだ最適化アルゴリズムを提案する。</p> <p>従来の手法と提案法の性能評価実験を行い、計算時間・SN 比を比較した。SN 比の改善効果については、従来法には及ばなかったが、計算時間を削減することができた。また、ビット列に対して最適化処理を複数回行い、SN 比の改善効果を調べた。最適化処理のパス回数が増えると SN 比は改善されていくが、その値は収束することがわかった。</p>				